

Zápisnica zo stretnutia č. 18

Názov projektu:	Univerzálny virtuálny verifikačný panel logických obvodov	
Vedúci projektu:	Ing. Katarína Jelemenská, PhD.	
Miesto stretnutia:	Zasadačka FIIT STU	
Dátum stretnutia:	14.4.2010	
Čas stretnutia:	13:30	
Prítomní:	Bc. Dominik Macko	-DM
	Bc. Mário Patoprstý	-MPA
	Bc. Martin Popelka	- MPO
	Bc. Miroslav Siebert	-MS
	Bc. Martin Valko	-MV
Prítomný hostia:	Ing. Katarína Jelemenská, PhD.	
Nepítomný:		
Zapisovateľ:	Bc. Mário Patoprstý	
Vedúci stretnutia:	Bc. Miroslav Siebert	
Téma stretnutia:	<u>Skontrolovanie úloh z minulého týždňa a diskusia o možných spôsoboch testovania a diskusia o exporte do VHDL modelu</u>	

Obsah stretnutia

- Kontrola zadaných úloh
- Diskusia o naimplementovaných funkciách z minulého týždňa a o ich možnom vylepšení
- Stanovenie úloh pre ďalšie pokračovanie implementácie funkcií

Kontrola úloh

Termín zadania	Popis úlohy	Riešiteľ	Termín splnenia	Stav
7.4.2010	Implementácia rôznych dizajnov aplikácie	DM	14.4.2010	OK
7.4.2010	Dokumentácia klávesových skratiek, novéh	MPA	14.4.2010	OK
7.4.2010	Testovanie funkčnosti rôznych dizajnov apli	MPO	21.4.2010	OK
7.4.2010	Návrh riešenia pre rôzne dizajny aplikácie	MS	14.4.2010	OK
7.4.2010	Implementácia americkej normy súčiastok	MV	14.4.2010	OK

Stanovenie úloh

Popis úlohy	Riešiteľ	Termín
Finalizácia celej aplikácie a príprava na odovzdanie	DM	21.4.2010
Finalizácia dokumentácie k produktu	MPA	21.4.2010
Záverečné testovanie kompletnej aplikácie, doplnenie a oprava komentár	MPO	21.4.2010
Finalizácia celej aplikácie a príprava na odovzdanie	MS	21.4.2010
Príprava prezentácie aplikácie	MV	21.4.2010

Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapisuje
21.4.2010	13:30	Softvérové štúdio	MS	MPA
28.4.2010	13:30	Softvérové štúdio	MS	MPA
5.5.2010	13:30	Softvérové štúdio	MS	MPA