

Univerzálny virtuálny verifikačný panel logických obvodov

Dokumentácia riadenia

(Tímový projekt - Tím č.4)

Bc. Dominik Macko

Bc. Mário Patoprstý

Bc. Martin Popelka

Bc. Miroslav Siebert

Bc. Martin Valko

Vedúci tímového projektu: Ing. Katarína Jelemenská, PhD.

Ročník: 1.

Štúdium: Inžinierske

Máj 2010

Obsah

OBSAH	2
1. PONUKA	5
1.1 ZADANIE	5
1.2 MOTIVÁCIA	5
1.3 ČLENOVIA TÍMU	6
1.4 NÁVRH RIEŠENIA	8
1.5 PREDPOKLADANÉ POUŽITÉ ZDROJE	10
1.6 ZORADENIE TÉM PODĽA PRIORITY	10
2. PLÁN PROJEKTU	11
2.1 ZIMNÝ SEMESTER	11
2.2 PODROBNÝ ČASOVÝ PLÁN 1. SEMESTRA:	11
3. ÚLOHY ČLENOV TÍMU	14
3.1 FUNKCIE ČLENOV	14
4. ZÁPISNICE ZO STRETNUTÍ	15
4.1 ZÁPISNICA Č.1	15
4.1.1 <i>Obsah stretnutia</i>	15
4.1.2 <i>Kontrola úloh</i>	15
4.1.3 <i>Stanovenie úloh</i>	16
4.1.4 <i>Plán budúcich stretnutí</i>	16
4.2 ZÁPISNICA Č.2	16
4.2.1 <i>Obsah stretnutia</i>	17
4.2.2 <i>Kontrola úloh</i>	17
4.2.3 <i>Stanovenie úloh</i>	17
4.2.4 <i>Plán budúcich stretnutí</i>	17
4.3 ZÁPISNICA Č.3	18
4.3.1 <i>Obsah stretnutia</i>	18
4.3.2 <i>Kontrola úloh</i>	18
4.3.3 <i>Stanovenie úloh</i>	19
4.3.4 <i>Plán budúcich stretnutí</i>	19
4.4 ZÁPISNICA Č.4	19
4.4.1 <i>Obsah stretnutia</i>	20
4.4.2 <i>Kontrola úloh</i>	20
4.4.3 <i>Stanovenie úloh</i>	20
4.4.4 <i>Plán budúcich stretnutí</i>	20
4.5 ZÁPISNICA Č.5	21
4.5.1 <i>Obsah stretnutia</i>	21
4.5.2 <i>Kontrola úloh</i>	21
4.5.3 <i>Stanovenie úloh</i>	22
4.5.4 <i>Plán budúcich stretnutí</i>	22
4.6 ZÁPISNICA Č.6	22
4.6.1 <i>Obsah stretnutia</i>	23
4.6.2 <i>Kontrola úloh</i>	23
4.6.3 <i>Stanovenie úloh</i>	23
4.6.4 <i>Plán budúcich stretnutí</i>	23
4.7 ZÁPISNICA Č.7	23
4.7.1 <i>Obsah stretnutia</i>	24
4.7.2 <i>Kontrola úloh</i>	24
4.7.3 <i>Stanovenie úloh</i>	24

4.7.4	Plán budúcich stretnutí.....	25
4.8	ZÁPISNICA č.8	25
4.8.1	Obsah stretnutia	25
4.8.2	Kontrola úloh	26
4.8.3	Stanovenie úloh	26
4.8.4	Plán budúcich stretnutí.....	26
4.9	ZÁPISNICA č.9	26
4.9.1	Obsah stretnutia	27
4.9.2	Kontrola úloh	27
4.9.3	Stanovenie úloh	27
4.9.4	Plán budúcich stretnutí.....	28
4.10	ZÁPISNICA č.10	28
4.10.1	Obsah stretnutia	28
4.10.2	Kontrola úloh	29
4.10.3	Stanovenie úloh	29
4.10.4	Plán budúcich stretnutí.....	29
4.11	ZÁPISNICA č.11	29
4.11.1	Obsah stretnutia	30
4.11.2	Kontrola úloh	30
4.11.3	Stanovenie úloh	30
4.11.4	Plán budúcich stretnutí.....	31
4.12	ZÁPISNICA č.12	31
4.12.1	Obsah stretnutia	31
4.12.2	Kontrola úloh	32
4.12.3	Stanovenie úloh	32
4.12.4	Plán budúcich stretnutí.....	32
4.13	ZÁPISNICA č.13	32
4.13.1	Obsah stretnutia	33
4.13.2	Kontrola úloh	33
4.13.3	Stanovenie úloh	33
4.13.4	Plán budúcich stretnutí.....	33
4.14	ZÁPISNICA č.14	34
4.14.1	Obsah stretnutia	34
4.14.2	Kontrola úloh	34
4.14.3	Stanovenie úloh	35
4.14.4	Plán budúcich stretnutí.....	35
4.15	ZÁPISNICA č.15	35
4.15.1	Obsah stretnutia	36
4.15.2	Kontrola úloh	36
4.15.3	Stanovenie úloh	36
4.15.4	Plán budúcich stretnutí.....	36
4.16	ZÁPISNICA č.16	36
4.16.1	Obsah stretnutia	37
4.16.2	Kontrola úloh	37
4.16.3	Stanovenie úloh	37
4.16.4	Plán budúcich stretnutí.....	38
4.17	ZÁPISNICA č.17	38
4.17.1	Obsah stretnutia	38
4.17.2	Kontrola úloh	39
4.17.3	Stanovenie úloh	39
4.17.4	Plán budúcich stretnutí.....	39
4.18	ZÁPISNICA č.18	39
4.18.1	Obsah stretnutia	40
4.18.2	Kontrola úloh	40
4.18.3	Stanovenie úloh	40

4.18.4 Plán budúcich stretnutí.....	40
5. POSUDKY PRE TÍM Č.6	41
5.1 POSUDOK K ANALÝZE A NÁVRHU.....	41
5.1 CIEĽ DOKUMENTU.....	41
5.1.2 Formálna stránka dokumentu	41
5.1.3 Obsahová stránka dokumentu.....	42
5.1.4 Zhodnotenie.....	43
5.2 POSUDOK K PROTOTYPU	44
5.2.1 Cieľ dokumentu.....	44
5.2.2 Posudok	44
5.2.3 Zhodnotenie.....	45
6. DOTAZNÍK	46
6.1 DOTAZNÍK PRE ŠTUDENTOV LOGICKÝCH OBVODOV	46
PRÍLOHA A	47

1. Ponuka

1.1 Zadanie

Navrhňte a implementujte programový systém pre osobný počítač, pomocou ktorého možno zostaviť štruktúru a ručne overiť funkciu logického kombinačného obvodu s normálnou štruktúrou, ktorý má najviac štyri vstupy a štyri výstupy.

Programový systém má umožniť voľbu podľa možnosti čo najväčšieho počtu režimov činnosti na základe zadaných úplných súborov logických členov s konečným počtom vstupov. Nastavovanie hodnôt vstupných premenných (vstupných vektorov) treba umožniť pomocou virtuálnych tlačidiel a hodnoty výstupných premenných (výstupných vektorov) majú byť signalizované virtuálnymi žiarovkami.

Programový systém treba navrhnuť tak, aby bol použiteľný v pedagogickom procese pre predmet Logické obvody.

1.2 Motivácia

Z uvedených tém nás najviac oslovila téma Univerzálneho virtuálneho verifikačného panelu logických obvodov. Všetci členovia sa po vzájomnej výmene svojich názorov jednohlasne rozhodli práve pre túto tému, nakoľko väčšine členov je téma logických obvodov dobre známa a blízka. Navyše vedúci tímu Bc. Miroslav Siebert riešil tému virtuálneho verifikačného panelu s členmi XOR a AND ako svoju bakalársku prácu, čím tímu značne zjednodušil prácu a vie poskytnúť cenné informácie ktoré pri riešení svojej bakalárskej práce získal. Samotný univerzálny virtuálny verifikačný panel je rozšírením a doplnením už vypracovaného verifikačného panelu členov XOR a AND o všetky kombinácie úplných inštrukčných súborov členov. Tím má preto kvalitne vypracovaný analytický i programový základ pre svoje rozšírenie, ktorý bol pri obhajobe bakalárskej práce ohodnotený stupňom výborný - A.

Svojou prácou by sme vytvorili veľmi kvalitný nástroj overovania úplných inštrukčných súborov logických členov slúžiaci ako pedagogická pomôcka cvičení predmetu logické obvody pre študentov bakalárskeho štúdia na našej fakulte. To náš tím motivuje k vytvoreniu nástroja, ktorý bude reálne využívaný a praktický.

1.3 Členovia tímu

Na riešenie zvoleného projektu sme zostavili nasledujúci tím študentov. Naše doterajšie skúsenosti a vedomosti v danej problematike, ako aj absolvované a zapísané predmety, ktoré považujeme za užitočné pri nadchádzajúcom projekte, sú uvedené nižšie :

Dominik Macko, Bc.:

programovanie v C, C++, Java

absolvované predmety: Logické obvody, Architektúra počítačov, Programovateľné obvody, Procedurálne programovanie, Objektovo - orientované programovanie

zapísané: Architektúra počítačových systémov

bakalárska práca: Vizualizácia VHDL modelu, úspešne obhájená známkou výborný - **A**, udelený pochvalný list dekana za vynikajúco vypracovanú bakalársku prácu, práca navrhnutá na cenu dekana

skúsenosti s vizualizáciou logických obvodov pri bakalárskej práci, bakalárske štúdium ukončil s vyznamenaním, diplom dekana magna cum laude

email: dikem@centrum.sk

Mário Patoprstý, Bc.:

programovanie v C, C++, Java, Perl

absolvované predmety: Logické obvody, Architektúra počítačov, Programovateľné obvody, Procedurálne programovanie, Objektovo - orientované programovanie

zapísané: Architektúra počítačových systémov

bakalárska práca: Automatické dokumentovanie OS typu Unix, úspešne obhájená známkou - **B**

Popri štúdiu pracuje ako IT Network Engineer vo VM Telecom, Radlinského 34/A, 811 07 Bratislava.

email: majkop@gmail.com

Martin Popelka, Bc.:

programovanie v PHP, znalosť HTML, CSS, grafické úpravy a návrhy v programoch firmy Adobe

absolvované predmety: Logické obvody, Architektúra počítačov, Programovateľné obvody, Procedurálne programovanie, Objektovo - orientované programovanie

zapísané: Architektúra počítačových systémov

bakalárska práca: Hradlá a hradlové štruktúry, podpora výuky - HTML aplikácia, úspešne obhájená známkuo výborný - **A**

Zaoberá sa grafickými prácami a tvorbou webstránok od strednej školy, tvorba rozsiahlej webstránky v rámci bakalárskej práce na podporu výuky.

Popri štúdiu pracuje ako nezávislý grafický dizajnér užívateľských rozhraní, webstránok, billboardov a i.

email: martin.popelka@gmail.com

Miroslav Siebert, Bc.:

programovanie v C, C++, Java

absolvované predmety: Logické obvody, Architektúra počítačov, Programovateľné obvody, Procedurálne programovanie, Objektovo - orientované programovanie

zapísané: Architektúra počítačových systémov

bakalárska práca: Virtuálny verifikačný panel s členmi XOR a AND, úspešne obhájená známkuo výborný - **A**, udelený pochvalný list dekana za vynikajúco vypracovanú bakalársku prácu

bohaté skúsenosti s tvorbou virtuálneho verifikačného panelu pri bakalárskej práci, bakalárske štúdium ukončil s vyznamenaním, diplom dekana magna cum laude

Popri štúdiu pracuje ako IT operátor v ING Bank, Jesenského 4/C, 811 02 Bratislava.

email: miroslav.siebert@gmail.com

Martin Valko, Bc.:

programovanie v C, C++, Java

absolvované predmety: Logické obvody, Architektúra počítačov, Programovateľné obvody, Procedurálne programovanie, Objektovo - orientované programovanie

zapísané: Architektúra počítačových systémov

bakalárska práca: Vyhodnotenie výkonu optickej siete, úspešne obhájená známkou veľmi dobre - B

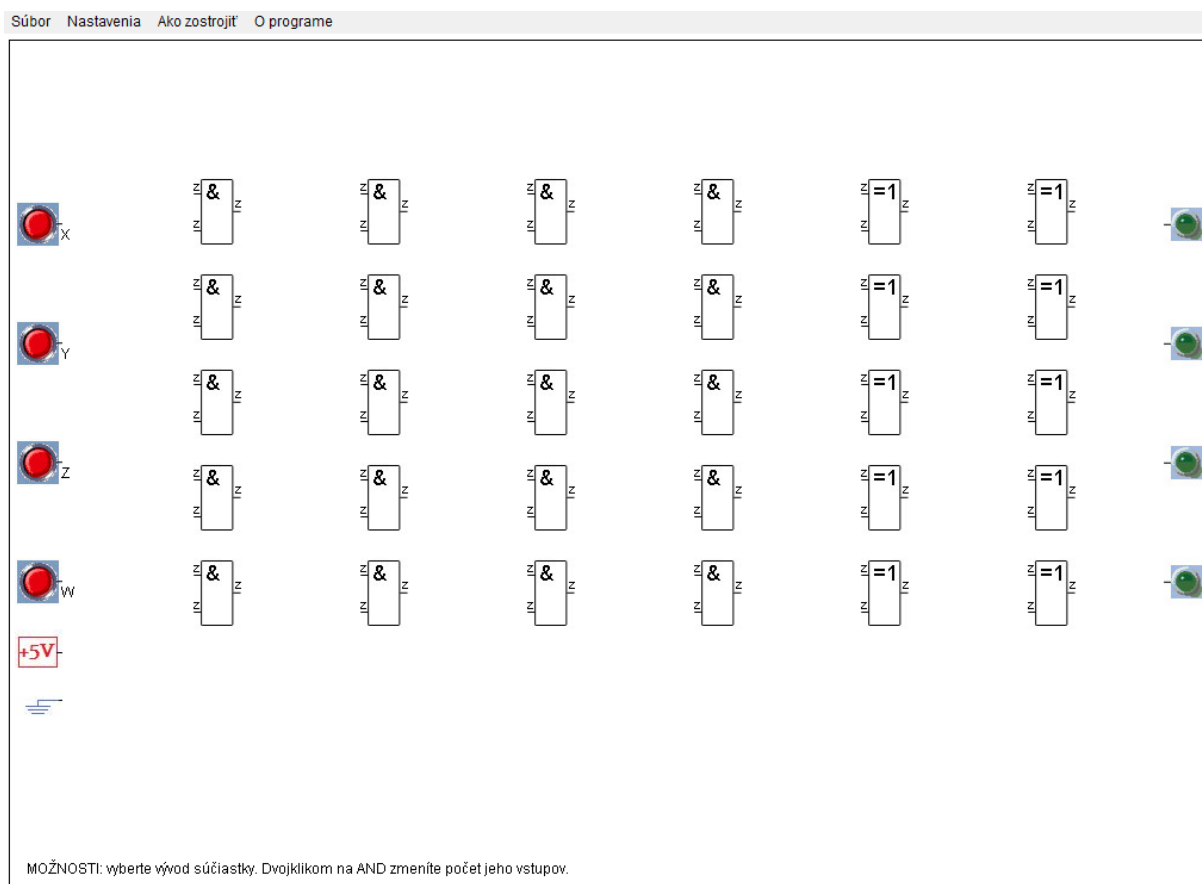
email: mato.valko@gmail.com

Všetci členovia tímu majú potrebné vedomosti z predmetov bakalárskeho štúdia na FIIT STU ako aj mimoškolské pracovné skúsenosti, ktoré by pri riešení projektu mohli využiť. Počas štúdia sme zrealizovali viacero projektov z oblasti logických obvodov a hardvérovej problematiky počítačových systémov, čím si uvedomujeme následnosť a využitie vedomostí získaných predmetom logické obvody.

Ako už prezentácia jednotlivých členov tímu naznačuje, v tíme sú zastúpené všetky potrebné profesie na kvalitné zvládnutie a vyriešenie tohto projektu.

1.4 Návrh riešenia

Návrh nášho riešenia univerzálneho virtuálneho verifikačného panelu logických členov vychádza s už existujúceho riešenia virtuálneho verifikačného panelu s členmi XOR a AND, ktoré obsahuje kvalitný programový základ pre ďalšie rozšírenie. Zdrojový kód programu je zrozumiteľne písaný, logický a dobre okomentovaný, čo vytvára predpoklady pre jeho jednoduché a úspešné rozšírenie. Už pri tvorbe tohto programu sa predpokladalo jeho budúce rozšírenie. Na obrázku č.1 je zobrazený vyššie spomínaný program.



Obr. 1 Ukážka virtuálneho verifikačného panelu s členmi XOR a AND.

Program samotný preto navrhujeme riešiť ako Java aplikáciu, ktorá je spustiteľná na všetkých súčasných používaných počítačových systémoch od MS Windows, cez Linux až po Mac OS, nakoľko samotná Java je multiplatformová. Tiež veľkou výhodou pre cvičenia predmetu logické obvody je použitie tohto programu ako Java appletu na web stránke, čím bude program ihneď dostupný pre študentov bez nutnosti jeho šírenia pamäťovými médiami a prístupný aj mimo vyučovania pri samoštúdiu doma.

V predmete Odborné praktikum I, II môžeme v prípade záujmu ponúknuť podporu daného programového riešenia minimálne jedným členom tímu, jeho doladenie a prípadné úpravy v bežnej prevádzke, čo môže byť zaujímavá ponuka.

1.5 Predpokladané použité zdroje

Za najvhodnejšie implementačné prostredie sme si zvolili prostredie programu Eclipse, ktoré je vhodné na tvorbu programových systémov v jazyku Java. Pritom je toto implementačné prostredie voľne šíriteľné, čím je dostupné pre všetkých členov tímu. Pri implementovaní nami navrhnutého riešenia plánujeme využiť súkromné osobné počítače spolu so spomenutým programovým vybavením. Výsledná aplikácia bude vyžadovať minimálne hardvérové požiadavky bežného osobného počítača s podmienkou, aby v operačnom systéme bola nainštalovaná Java, čo väčšina dnešných počítačov z dôvodu využívania internetových prehliadačov spĺňa. Priestory na implementáciu projektu, ako aj na pravidelné stretnutia, sme si schopní zabezpečiť sami, resp. podľa pokynov vedúceho projektu. Taktiež plánujeme využiť priestor na umiestnenie web stránky, ktorý nám bude pridelený v rámci Tímového projektu 1. Pri vytvorení web stránky použijeme technológiu HTML / PHP. Web stránku budeme minimálne jedenkrát týždenne aktualizovať osobne v softvérovom laboratóriu na FIIT v čase, kedy bude toto laboratórium v prevádzke.

1.6 Zoradenie tém podľa priority

1. Univerzálny virtuálny verifikačný panel logických obvodov
2. Podpora vzdelávania v predmete Satelitné systémy a siete
3. Prípadová štúdia pre VoIP sieť

2. Plán projektu

2.1 Zimný semester

1. ponuka (pridelenie študentov do tímov, zverejnenie tém a požiadaviek na vypracovanie ponuky, spracovanie ponuky - každý tím spracuje minimálne jednu ponuku)
2. odovzdanie ponúk, uchádzanie sa o témy
3. vyhodnotenie ponúk, určenie rozvrhu a učiteľa pre tím, práca tímov podľa rozvrhu, rozdelenie úloh, vytvorenie plánu projektu, analýza problému
4. analýza problému, štúdium problematiky
5. analýza problému, špecifikácia požiadaviek
6. analýza problému, špecifikácia požiadaviek a hrubý návrh riešenia
7. analýza problému, špecifikácia požiadaviek a hrubý návrh riešenia
8. odovzdanie dokumentácie analýzy problému, špecifikácie požiadaviek riešenia spolu s hrubým návrhom
9. odovzdanie posudku analýzy, špecifikácie a hrubého návrhu iného tímu
10. dopracovanie zistených nedostatkov a návrh prototypu vybraných častí
11. implementácia prototypu vybraných častí
12. odovzdanie prototypu vybraných častí systému spolu s dokumentáciou a používateľská prezentácia prototypu , príprava odovzdania posudku prototypu iného tímu

2.2 Podrobný časový plán 1. semestra:

1. ponuka (pridelenie študentov do tímov, zverejnenie tém a požiadaviek na vypracovanie ponuky, spracovanie ponuky - každý tím spracuje minimálne jednu ponuku)

Riešiteľ	Úlohy	Týždeň dok.
DM	Tvorba prezentácie k ponuke	2
MPA	Tvorba prezentácie k ponuke	2
MPO	Analýza vypísaných tém	1,5
MS	Tvorba ponuky, zozbieranie informácií o členoch tímu do ponuky	2
MV	Analýza vypísaných tém	1,5

2. odovzdanie ponúk, uchádzanie sa o témy

Riešiteľ	Úlohy	Týždeň dok.
DM	Prezentácia	2
MPA	Prezentácia	2
MPO	Analýza web stránok tímov minulého roku	3
MS		
MV		

3. vyhodnotenie ponúk, určenie rozvrhu a učiteľa pre tím, práca tímov podľa rozvrhu, rozdelenie úloh, vytvorenie plánu projektu, analýza problému

Riešiteľ	Úlohy	Týždeň dok.
DM	Analýza existujúcich riešení, teória syntézy logických obvodov	5
MPA	Návrh obsahu a formy dokumentácie a dokumentácie k riadeniu	4
MPO	Návrh web stránky tímu	4
MS	Zapisovateľ 1. stretnutia, tvorba zápisnice, príprava budúceho stretnutia	4
MV	Vypožičanie BP, analýza BP	4

4. analýza problému, štúdium problematiky

Riešiteľ	Úlohy	Týždeň dok.
DM	Analýza existujúcich riešení, teória syntézy logických obvodov, štúdium zdrojových kódov	5
MPA	Aktualizácia a doplnenie dokumentácie, analýza 1 BP	5
MPO	Umiestnenie a kompletizácia web stránky, návrh zmeny dizajnu aplikácie, štúdium dizajnu aplikácie	5
MS	Vedenie 2. stretnutia, tvorba podrobnejšieho časového plánu 1. semestra, aktualizácia analýzy BP	5
MV	Analýza 3 BP, vypracovanie časti analýzy, štúdium zdrojových kódov, zápisnica z 2. stretnutia	5

5. analýza problému, špecifikácia požiadaviek

Riešiteľ	Úlohy	Týždeň dok.
DM	Špecifikovanie požiadaviek na základe analýzy, zápisnica z 3. stretnutia	6
MPA	Kompletný výstup analýzy, špecifikácia nových funkcií programu	6
MPO	Určenie požiadaviek na program z hľadiska dizajnu, návrh dizajnu s obrázkami -viaceré alternatívy	6
MS	Rozšírenie špecifikácie požiadaviek z BP, určiť vhodnosť/nehodnosť požiadaviek ostatných	6
MV	Vedenie 3. stretnutia, špecifikácia požiadaviek pre applet	6

6. analýza problému, špecifikácia požiadaviek a hrubý návrh riešenia

Riešiteľ	Úlohy	Týždeň dok.
DM	Vedenie 4. stretnutia, nové funkcie	7
MPA	Zápisnica zo 4. stretnutia, kompletný výstup špecifikácie požiadaviek	7
MPO	Návrh riešenia pre viaceré možnosti vstupu funkcie od používateľa	7
MS	Návrhy riešenia pre rozšírenie aplikácie o nové funkcie	7
MV	UML diagramy	7

7. analýza problému, špecifikácia požiadaviek a hrubý návrh riešenia

Riešiteľ	Úlohy	Týždeň dok.
DM	Kontrola dokumentácie pred odovzdaním	8
MPA	Vedenie 5. stretnutia, kompetná dokumentácia pripravená na odovzдание, odovzдание	8
MPO	Zápisnica z 5. stretnutia, návrh web stránky pre applet	8
MS	Začiatok prác na prototypu zdrojových kódov	8
MV	Začiatok prác na prototypu pre applet	8

8. odovzdanie dokumentácie analýzy problému, špecifikácie požiadaviek riešenia spolu s hrubým návrhom

Riešiteľ	Úlohy	Týždeň dok.
DM	Kontrola posudku	9
MPA	Vypracovanie a odovzdanie posudku iného tímu	9
MPO	Vedenie 6. stretnutia, dokončenie web stránky pre applet	9
MS	Zápisnica 6. stretnutia, práce na prototypu	9
MV	Práce na prototypu pre applet	9

9. odovzdanie posudku analýzy, špecifikácie a hrubého návrhu iného tímu

Riešiteľ	Úlohy	Týždeň dok.
DM	Analýza posudku na náš tím a zistených nedostatkov	10
MPA	Analýza a návrh používateľskej príručky	10
MPO	Analýza a návrh help-u aplikácie a appletu	10
MS	Vedenie 7. stretnutia	10
MV	Zápisnica 7. stretnutia	10

10. dopracovanie zistených nedostatkov a návrh prototypu vybraných častí

Riešiteľ	Úlohy	Týždeň dok.
DM	Zápisnica 8. stretnutia, implementácia riešenia nedostatkov	11
MPA	Riešenie nedostatkov dokumentácie	11
MPO	Riešenie zistených nedostatkov web stránky a stránky pre applet	11
MS	Návrh riešenie zistených nedostatkov	11
MV	Vedenie 8. stretnutia, návrh riešenia nedostatkov pre applet	11

11. implementácia prototypu vybraných častí

Riešiteľ	Úlohy	Týždeň dok.
DM	Vedenie 9. stretnutia, vypracovanie posudku prototypu iného tímu	12
MPA	Zápisnica 9. stretnutia, odovzdanie prototypu s dokumentáciou	12
MPO	Odovzdanie posudku prototypu iného tímu	12
MS	Prezentácia prototypu	12
MV	Analýza posudku iného tímu na náš prototyp a návrh riešenia nedostatkov	12

12. odovzdanie prototypu vybraných častí systému spolu s dokumentáciou a používateľská prezentácia prototypu , príprava odovzdania posudku prototypu iného tímu

3. Úlohy členov tímu

3.1 Funkcie členov

- Dominik Macko**
- analytický pracovník
 - úprava a tvorba zdrojových kódov aplikácie
- Máριο Patoprstý**
- priebežná tvorba dokumentácie
 - priebežná tvorba dokumentácie k riadeniu
 - vypracovanie posudkov ostatných tímov
 - tvorba používateľskej príručky
- Martin Popelka**
- tvorba a aktualizácie web stránky
 - návrh a tvorba nového dizajnu aplikácie
 - tvorba help-u aplikácie i appletu
 - testovanie appletu
 - tvorba komplexnej web stránky pre applet
- Miroslav Siebert**
- vedúci tímu
 - kontrola dodržiavania plánu a smerovania tímu
 - úprava a tvorba zdrojových kódov aplikácie
- Martin Valko**
- analytický pracovník
 - testovanie aplikácie
 - vývoj appletu úpravami vyvinutej aplikácie
 - vypracovanie posudkov ostatných tímov

4. Zápisnice zo stretnutí

4.1 Zápisnica č.1

Názov projektu: Univerzálny virtuálny verifikačný panel logických obvodov

Vedúci projektu: Ing. Katarína Jelemenská, PhD.

Miesto stretnutia: E-701

Dátum stretnutia: 05.10.2009

Čas stretnutia: 16:30

Prítomní:

- Bc. Dominik Macko -DM
- Bc. Mário Patoprstý -MPA
- Bc. Martin Popelka - MPO
- Bc. Miroslav Siebert -MS
- Bc. Martin Valko -MV

Prítomný hostia: Ing. Katarína Jelemenská, PhD.

Neprítomný:

Zapisovateľ: Bc. Miroslav Siebert

Vedúci stretnutia:

Téma stretnutia: Úvodné stretnutie a rozdelenie prvých úloh analýzy problematiky.

4.1.1 Obsah stretnutia

- Počiatočné organizačné informácie o projekte
- Spresnenie zadania projektu
- Rozdelenie počiatočných úloh medzi členov tímu

4.1.2 Kontrola úloh

Termín zadania	Popis úlohy	Riešiteľ	Termín splnenia	Stav

4.1.3 Stanovenie úloh

Popis úlohy	Riešiteľ	Termín
Analýza existujúcich riešení, teória syntézy logických obvodov	DM	19.10.2009
Návrh dokumentácie projektu, dokumentácie k riadeniu	MPA	12.10.2009
Návrh web stránky tímu	MPO	12.10.2009
Tvorba zápisnice, príprava budúceho stretnutia, prezentácia programu	MS	12.10.2009
Rozšírenie a aktualizácia analýzy BP	MS	19.10.2009
Vypožičanie ostatných BP verifikačných panelov z knižnice	MV	12.10.2009
Analýza ostatných BP verifikačných panelov	MV	19.10.2009

4.1.4 Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapisuje
12.10.2009	14:00	Softvérové štúdio	MS	MV
19.10.2009	14:00	Softvérové štúdio	MV	DM
26.10.2009	14:00	Softvérové štúdio	DM	MPA
2.11.2009	14:00	Softvérové štúdio	MPA	MPO
9.11.2009	14:00	Softvérové štúdio	MPO	MS

4.2 Zápisnica č.2

Názov projektu: Univerzálny virtuálny verifikačný panel logických obvodov

Vedúci projektu: Ing. Katarína Jelemenská, PhD.

Miesto stretnutia: D 124

Dátum stretnutia: 12.10.2009

Čas stretnutia: 14:00

Prítomní:

- Bc. Dominik Macko -DM
- Bc. Mário Patoprstý -MPA
- Bc. Martin Popelka - MPO
- Bc. Miroslav Siebert -MS
- Bc. Martin Valko -MV

Prítomný hostia: Ing. Katarína Jelemenská, PhD.

Neprítomný:

Zapisovateľ: Martin Valko

Vedúci stretnutia: Miroslav Siebert

Téma stretnutia:

4.2.1 Obsah stretnutia

- Predstavenie nového názvu nášho tímu „White Rabbit“
- Kontrola plnenia úloh zadaných na predchádzajúcom stretnutí
- Prezentácia funkčnosti a zdrojových kódov BP Miroslava Sieberta

4.2.2 Kontrola úloh

Termín zadania	Popis úlohy	Riešiteľ	Termín splnenia	Stav
5.10.2009	Analýza existujúcich riešení, teória syntézy logických	DM		áno
5.10.2009	Návrh dokumentácie projektu, dokumentácie k riadeniu	MPA		áno
5.10.2009	Návrh web stránky tímu	MPO	12.10.2009	áno
5.10.2009	Tvorba zápisnice, príprava budúceho stretnutia, prez	MS	12.10.2009	áno
5.10.2009	Rozšírenie a aktualizácia analýzy BP	MS		
5.10.2009	Vypožičanie ostatných BP verifikačných panelov z kn	MV		áno
5.10.2009	Analýza ostatných BP verifikačných panelov	MV		áno

4.2.3 Stanovenie úloh

Popis úlohy	Riešiteľ	Termín
Plán práce	MS	19.10.2009
Upload web stránky	MPO	19.10.2009
Redizajn aplikácie	MPO	dlhodobá

4.2.4 Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapisuje
12.10.2009	14:00	Softvérové štúdio	MS	MV
19.10.2009	14:00	Softvérové štúdio	MV	DM
26.10.2009	14:00	Softvérové štúdio	DM	MPA
2.11.2009	14:00	Softvérové štúdio	MPA	MPO
9.11.2009	14:00	Softvérové štúdio	MPO	MS

4.3 Zápisnica č.3

Názov projektu: Univerzálny virtuálny verifikačný panel logických obvodov

Vedúci projektu: Ing. Katarína Jelemenská, PhD.

Miesto stretnutia: Zasadačka FIIT STU

Dátum stretnutia: 19.10.2009

Čas stretnutia: 14:00

Prítomní:

- Bc. Dominik Macko -DM
- Bc. Mário Patoprstý -MPA
- Bc. Martin Popelka - MPO
- Bc. Miroslav Siebert -MS
- Bc. Martin Valko -MV

Prítomný hostia: Ing. Katarína Jelemenská, PhD.

Neprítomný:

Zapisovateľ: Bc. Dominik Macko

Vedúci stretnutia: Bc. Martin Valko

Téma stretnutia: Analýza problému, špecifikácia požiadaviek

4.3.1 Obsah stretnutia

- Kontrola úloh z minulého stretnutia
- Zadanie úloh na nasledujúci týždeň
- Diskusia o vzhľade aplikácie a funkciách, ktoré by mala, či nemala ponúkať

4.3.2 Kontrola úloh

Termín zadania	Popis úlohy	Riešiteľ	Termín splnenia	Stav
5.10.2009	Analýza existujúcich riešení	DM	19.10.2009	OK
5.10.2009	Analýza bakalárskych prác	MV	19.10.2009	OK
12.10.2009	Pozliepanie analýz do dokumentácie	MPA	19.10.2009	OK
12.10.2009	Úprava stránky a upload na FTP	MPO	19.10.2009	OK
12.10.2009	Ro zšírenie analýzy z bakalárky	MS	19.10.2009	OK

4.3.3 Stanovenie úloh

Popis úlohy	Riešiteľ	Termín
Špecifikácia požiadaviek na základe analýzy	DM	26.11.2009
Špecifikácia nových funkcií programu, kompletizácia analýzy	MPA	26.11.2009
Špecifikácia požiadaviek na design aplikácie	MPO	26.11.2009
Špecifikácia požiadaviek pre applet	MV	26.11.2009
Špecifikácia - rozšírenie z bakalárky a zhodnotenie ostatných špecifikácií	MS	26.11.2009

4.3.4 Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapisuje
26.11.2009	14:00	Softvérové štúdio	DM	MPA
2.11.2009	14:00	Softvérové štúdio	MPA	MPO
9.11.2009	14:00	Softvérové štúdio	MPO	MS
16.11.2009	14:00	Softvérové štúdio	MS	MV
23.11.2009	14:00	Softvérové štúdio	MV	DM

4.4 Zápisnica č.4

Názov projektu: Univerzálny virtuálny verifikačný panel logických obvodov

Vedúci projektu: Ing. Katarína Jelemenská, PhD.

Miesto stretnutia: Zasadačka FIIT STU

Dátum stretnutia: 28.10.2009

Čas stretnutia: 14:00

Prítomní:

- Bc. Dominik Macko -DM
- Bc. Mário Patoprstý -MPA
- Bc. Martin Popelka - MPO
- Bc. Miroslav Siebert -MS
- Bc. Martin Valko -MV

Prítomný hostia: Ing. Katarína Jelemenská, PhD.

Neprítomný:

Zapisovateľ: Bc. Mário Patoprstý

Vedúci stretnutia: Bc. Dominik Macko

Téma stretnutia: Špecifikácia požiadaviek, hrubý návrh riešenia

4.4.1 Obsah stretnutia

- Kontrola úloh z minulého stretnutia
- Zadanie úloh na nasledujúci týždeň
- Diskusia o špecifikáciách programu z hľadiska dizajnu, nových funkcií,... a o hrubom návrhu programu

4.4.2 Kontrola úloh

Termín zadania	Popis úlohy	Rešiteľ	Termín splnenia	Stav
19.10.2009	Špecifikácia požiadaviek na základe analýzy	DM	28.10.2009	OK
19.10.2009	Špecifikácia nových funkcií programu, kompletizácia analýzy	MV	28.10.2009	OK
19.10.2009	Špecifikácia požiadaviek na design aplikácie	MPA	28.10.2009	OK
19.10.2009	Špecifikácia požiadaviek pre applet	MPO	28.10.2009	OK
19.10.2009	Špecifikácia - rozšírenie z bakalárky a zhodnotenie ostatných špec.	MS	28.10.2009	OK

4.4.3 Stanovenie úloh

Popis úlohy	Riešiteľ	Termín
Návrh riešenia pre prekresľovanie aplikácie, viacej ale nové funkcie	DM	5.11.2009
Zápisnica zo 4. stretnutia, kompletný výstup špecifikácie požiadaviek	MPA	5.11.2009
Návrh riešenia pre viaceré možnosti vstupu funkcie od používateľa, napr. ako pravdiv	MPO	5.11.2009
UML diagramy	MV	5.11.2009
Návrhy riešenia pre rozšírenie aplikácie o nové funkcie	MS	5.11.2009

4.4.4 Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapíše
28.10.2009	14:00	Softvérové štúdio	DM	MPA
5.11.2009	14:00	Softvérové štúdio	MPA	MPO
11.11.2009	14:00	Softvérové štúdio	MPO	MS
18.11.2009	14:00	Softvérové štúdio	MS	MV
25.11.2009	14:00	Softvérové štúdio	MV	DM

4.5 Zápisnica č.5

Názov projektu: Univerzálny virtuálny verifikačný panel logických obvodov
Vedúci projektu: Ing. Katarína Jelemenská, PhD.
Miesto stretnutia: D-124
Dátum stretnutia: 04.11.2009
Čas stretnutia: 14:00
Prítomní: Bc. Dominik Macko -DM
Bc. Mário Patoprstý -MPA
Bc. Martin Popelka - MPO
Bc. Miroslav Siebert -MS
Bc. Martin Valko -MV
Prítomný hostia: Ing. Katarína Jelemenská, PhD.
Neprítomný:
Zapisovateľ: Bc. MartinPopelka
Vedúci stretnutia: Bc. Mário Patoprstý

Téma stretnutia: Kontrola naplnenia úloh, zadanie nových úloh a konzultácia.

4.5.1 Obsah stretnutia

- Kontrola vykonania úloh z predchádzajúceho týždňa
- Konzultácia funkcií a rozsahu verifikačného panelu s vedúcim projektu
- Rozdelenie a upresnenie úloh na budúci týždeň

4.5.2 Kontrola úloh

Termín zadani	Popis úlohy	Riešiteľ	Termín splneni	Stav
28.10.2009	Návrh riešenia pre prekresľovanie aplikácie	DM	4.11.2009	splnený
28.10.2009	Kompletný výstup špecifikácie požiadaviek	MPA	4.11.2009	splnený
28.10.2009	Návrh riešenia pre viaceré možnosti vstupu od pou	MPO	4.11.2009	splnený
28.10.2009	Návrhy riešenia pre rozšírenie aplikácie o nové fun	MS	4.11.2009	splnený
28.10.2009	Návrh modelov aplikácie	MV	4.11.2009	splnený

4.5.3 Stanovenie úloh

Popis úlohy	Riešiteľ	Termín
Kontrola dokumentácie pred odovzdaním	DM	11.11.2009
Tvorba kompletnej dokumentácie pripravenej na odovzдание a jej o	MPA	11.11.2009
Zápisnica z 5. stretnutia, návrh web stránky pre applet	MPO	11.11.2009
Začiatok prác na prototypu zdrojových kódov	MV	11.11.2009
Začiatok prác na prototypu pre applet	MS	11.11.2009

4.5.4 Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapisuje
11.11.2009	14:00	D-124	MPO	MS
18.11.2009	14:00	D-124	MS	MV
25.11.2009	14:00	D-124	MV	DM
2.12.2009	14:00	D-124	DM	MPA
9.12.2009	14:00	D-124	MPA	MPO

4.6 Zápisnica č.6

Názov projektu: Univerzálny virtuálny verifikačný panel logických obvodov

Vedúci projektu: Ing. Katarína Jelemenská, PhD.

Miesto stretnutia: D124

Dátum stretnutia: 11.11.2009

Čas stretnutia: 14:00

Prítomní:

- Bc. Dominik Macko -DM
- Bc. Mário Patoprstý -MPA
- Bc. Martin Popelka - MPO
- Bc. Miroslav Siebert -MS
- Bc. Martin Valko -MV

Prítomný hostia:

Neprítomný: Ing. Katarína Jelemenská, PhD.

Zapisovateľ: Bc. Miroslav Siebert

Vedúci stretnutia: Bc. Martin Popelka

Téma stretnutia: Začiatok prác na prototypu.

4.6.1 Obsah stretnutia

- Plán odovzdania a prevzatia analýzy a návrhu
- Začiatok prác na prototype
- Stránka pre umiestnenie aplikácie

4.6.2 Kontrola úloh

Riešiteľ	Úlohy	Týždeň dok.
DM	Kontrola dokumentácie pred odovzdaním	8
MPA	Vedenie 5. stretnutia, kompetná dokumentácia pripravená na odovzdanie, odovzdanie	8
MPO	Zápisnica z 5. stretnutia, návrh web stránky pre umiestnenie aplikácie	8
MS	Začiatok prác na prototype zdrojových kódov	8
MV	Finalizácia, tlač dokumentácie	8

4.6.3 Stanovenie úloh

Riešiteľ	Úlohy	Týždeň dok.
DM	Kontrola posudku, vypracovanie appletu pre spustenie aplikácie	9
MPA	Vypracovanie a odovzdanie posudku iného tímu	9
MPO	Vedenie 6. stretnutia, dokončenie web stránky pre umiestnenie aplikácie a help-u	9
MS	Zápisnica 6. stretnutia, práce na prototype	9
MV	Vypracovanie posudku, analýza existujúcich posudkov	9

4.6.4 Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapisuje
18.11.2009	14:00	D 124	MS	MV
25.11.2009	14:00	D 124	MV	DM
2.12.2009	14:00	D 124	DM	MPA
9.12.2009	14:00	D 124	MPA	MPO

4.7 Zápisnica č.7

Názov projektu: Univerzálny virtuálny verifikačný panel logických obvodov

Vedúci projektu: Ing. Katarína Jelemenská, PhD.

Miesto stretnutia: D 124

Dátum stretnutia: 18.11.2009

Čas stretnutia: 14:00

Prítomní: Bc. Dominik Macko -DM
 Bc. Mário Patoprstý -MPA
 Bc. Martin Popelka - MPO
 Bc. Miroslav Siebert -MS
 Bc. Martin Valko -MV

Prítomný hostia: Ing. Katarína Jelemenská, PhD.

Nepřítomný:

Zapisovateľ: Martin Valko

Vedúci stretnutia: Miroslav Siebert

Téma stretnutia: Príprava prototypu

4.7.1 Obsah stretnutia

- Diskusia k prototypu TP
- Diskusia k posudku na TP tímu č. 6
- Kontrola plnenia úloh zadaných na predchádzajúcom stretnutí

4.7.2 Kontrola úloh

Termín zadania	Popis úlohy	Riešiteľ	Termín splnenia	Stav
11.11.2009	Posudok projektu tímu číslo 6	DM,MPA,MV	18.11.2009	splnené
11.11.2009	Práce na prototypu	MS	9.12.2009	
	Odovzdanie posudku tímu č. 6	MV	18.11.2009	splnené

4.7.3 Stanovenie úloh

Popis úlohy	Riešiteľ	Termín
Zápisnica 7. stretnutia	MV	
Práce na prototypu	DM, MS	9.12.2009
Grafický návrh prototypu	MPO	9.12.2009
Vedenie 8. stretnutia	MV	

4.7.4 Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapisuje
18.11.2009	14:00	Softvérové štúdio	MS	MV
25.11.2009	14:00	Softvérové štúdio	MV	DM
2.12.2009	14:00	Softvérové štúdio	DM	MPA

4.8 Zápisnica č.8

Názov projektu: Univerzálny virtuálny verifikačný panel logických obvodov

Vedúci projektu: Ing. Katarína Jelemenská, PhD.

Miesto stretnutia: Zasadačka FIIT STU

Dátum stretnutia: 25.11.2009

Čas stretnutia: 14:00

Prítomní: Bc. Dominik Macko -DM
Bc. Mário Patoprstý -MPA
Bc. Martin Popelka - MPO
Bc. Miroslav Siebert -MS

Prítomný hostia: Ing. Katarína Jelemenská, PhD.

Neprítomný: Bc. Martin Valko -MV

Zapisovateľ: Bc. Dominik Macko

Vedúci stretnutia: Bc. Dominik Macko

Téma stretnutia: Analýza posudku, príprava prototypu

4.8.1 Obsah stretnutia

- Kontrola úloh z minulého stretnutia
- Zadanie úloh na nasledujúci týždeň
- Diskusia o nedostatkoch v dokumentácii na základe posudku
- Diskusia o súčastiach, ktoré bude prototyp obsahovať
- Diskusia o množine súčiastok, ktorú bude aplikácia podporovať

4.8.2 Kontrola úloh

Termín zadania	Popis úlohy	Riešiteľ	Termín splnenia	Stav
18.11.2009	Analýza posudku	DM	25.11.2009	OK
18.11.2009	Návrh používateľskej príručky	MPA	25.11.2009	OK
18.11.2009	Návrh helpu na webe	MPO	25.11.2009	OK
18.11.2009	Práca na prototypu	MS	25.11.2009	OK
18.11.2009	Analýza zistených nedostatkov	MV	25.11.2009	OK

4.8.3 Stanovenie úloh

Popis úlohy	Riešiteľ	Termín
Zápisnica z 8. stretnutia	DM	2.12.2009
Používateľská príručka pre prototyp	MPA	9.12.2009
Práca na prototypu	MS	9.12.2009
Analýza možnosti použitia mutliplexorov v projekte, vedenie 9. stretnutia	MV	2.12.2009
Aktualizácia webstránky, návrh dizajnu nových súčiastok	MPO	2.12.2009

4.8.4 Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapisuje
30.11.2009	14:00	Softvérové štúdio	MV	MPA
7.12.2009	14:00	Softvérové štúdio	MPA	MPO

4.9 Zápisnica č.9

Názov projektu: Univerzálny virtuálny verifikačný panel logických obvodov

Vedúci projektu: Ing. Katarína Jelemenská, PhD.

Miesto stretnutia: Zasadačka FIIT STU

Dátum stretnutia: 2.12.2009

Čas stretnutia: 14:00

Prítomní: Bc. Dominik Macko -DM

Bc. Mário Patoprstý -MPA

Bc. Martin Popelka - MPO

Bc. Miroslav Siebert -MS

Bc. Martin Valko - MV

Prítomný hostia: Ing. Katarína Jelemenská, PhD.

Zapisovateľ: Bc. Mário Patoprstý

Vedúci stretnutia: Bc. Martin Valko

Téma stretnutia: Dokončovanie prác na prototypu

4.9.1 Obsah stretnutia

- Kontrola úloh z minulého stretnutia
- Zadanie úloh na nasledujúci týždeň
- Diskusia o možnosti zavedenia multiplexora do programu
- Diskusia o stave a pokračovaní prototypu

4.9.2 Kontrola úloh

Termín zadania	Popis úlohy	Riešiteľ	Termín splnenia	Stav
25.11.2009	Zápisnica z 8. stretnutia	DM	2.12.2009	OK
25.11.2009	Používateľská príručka pre prototyp	MPA	2.12.2009	OK
25.11.2009	Aktualizácia webstránky, návrh dizajnu nových súčiastok	MPO	2.12.2009	OK
25.11.2009	Práca na prototypu	MS	2.12.2009	OK
25.11.2009	Analýza možnosti použitia multiplexorov v projekte, vedenie 9.stretnutia	MV	2.12.2009	OK

4.9.3 Stanovenie úloh

Popis úlohy	Riešiteľ	Termín
Popis zdrojových kódov	DM	10.12.2009
Používateľská príručka pre prototyp	MPA	10.12.2009
Práca na prototypu	MS	10.12.2009
Vedenie 9. stretnutia a príprava prezentácie prototypu	MV	10.12.2009
Aktualizácia webstránky	MPO	10.12.2009
Posudok prototypu druhého tímu	DM	18.12.2009

4.9.4 Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapíše
10.12.2009	14:00	Softvérové štúdio	MV	

4.10 Zápisnica č.10

Názov projektu: Univerzálny virtuálny verifikačný panel logických obvodov

Vedúci projektu: Ing. Katarína Jelemenská, PhD.

Miesto stretnutia: Zasadačka FIIT STU

Dátum stretnutia: 17.2.2010

Čas stretnutia: 13:15

Prítomní:

- Bc. Dominik Macko -DM
- Bc. Mário Patoprstý -MPA
- Bc. Martin Popelka - MPO
- Bc. Miroslav Siebert -MS
- Bc. Martin Valko -MV

Prítomný hostia: Ing. Katarína Jelemenská, PhD.

Nepřítomný:

Zapisovateľ: Bc. Mário Patoprstý

Vedúci stretnutia: Bc. Miroslav Siebert

Téma stretnutia: Úvodné stretnutie v letnom semestri a rozdelenie úloh, ktoré nadväzujú na skončenú fázu v zimnom semestri.

4.10.1 Obsah stretnutia

- Počiatočné organizačné informácie o projekte na letný semester
- Rozdelenie úloh medzi členov tímu, ktoré nadväzujú na zimný semester

4.10.2 Kontrola úloh

Termín zadania	Popis úlohy	Riešiteľ	Termín splnenia	Stav

4.10.3 Stanovenie úloh

Popis úlohy	Riešiteľ	Termín
Návrh riešenia zistených nedostatkov ZS	DM	24.2.2010
Doplnenie zistených nedostatkov do dokumentácie	MPA	3.3.2010
Príprava web stránky pre letný semester, oddelenie zimného a letného se	MPO	3.3.2010
Identifikácia zistených nedostatkov ZS	MS	24.2.2010
Vypracovanie podrobného časového plánu letného semestra	MV	24.2.2010

4.10.4 Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapisuje
24.2.2010	13:30	Softvérové štúdio	MS	MPA
3.3.2010	13:30	Softvérové štúdio	MS	MPA
10.3.2010	13:30	Softvérové štúdio	MS	MPA
17.3.2010	13:30	Softvérové štúdio	MS	MPA
24.3.2010	13:30	Softvérové štúdio	MS	MPA

4.11 Zápisnica č.11

Názov projektu: Univerzálny virtuálny verifikačný panel logických obvodov

Vedúci projektu: Ing. Katarína Jelemenská, PhD.

Miesto stretnutia: Zasadačka FIIT STU

Dátum stretnutia: 3.3.2010

Čas stretnutia: 13:30

Prítomní:

- Bc. Dominik Macko -DM
- Bc. Mário Patoprstý -MPA
- Bc. Martin Popelka - MPO
- Bc. Miroslav Siebert -MS

Bc. Martin Valko -MV

Prítomný hostia: Ing. Katarína Jelemenská, PhD.

Neprítomný:

Zapisovateľ: Bc. Mário Patoprstý

Vedúci stretnutia: Bc. Miroslav Siebert

Téma stretnutia: Skontrolovanie úloh z minulého týždňa a diskusia o možných spôsoboch výberu panelu a počtu súčiastok

4.11.1 Obsah stretnutia

- Kontrola zadaných úloh
- Diskusia o nakreslenom diagrame možných spôsobov výberu panelu a súčiastky
- Stanovenie úloh pre ďalšie pokračovanie implementácie funkcií

4.11.2 Kontrola úloh

Termín zadania	Popis úlohy	Riešiteľ	Termín splnenia	Stav
24.2.2010	Implementácia zmien oproti ZS	DM	3.3.2010	OK
24.2.2010	Dokumentovanie zmien a dokončenie podrobného návrhu (diagram)	MPA	3.3.2010	OK
24.2.2010	Rozdelenie web stránky na zimný a letný semester	MPO	3.3.2010	OK
24.2.2010	Podrobný návrh zmien oproti ZS, plán integrácie	MS	3.3.2010	OK
24.2.2010	Plán overenia výsledku, testovanie funkčnosti implementácie zmien	MV	10.3.2010	OK

4.11.3 Stanovenie úloh

Popis úlohy	Riešiteľ	Termín
Implementácia zmien oproti ZS	DM	3.3.2010
Dokumentovanie zmien a dokončenie podrobného návrhu (diagram)	MPA	3.3.2010
Rozdelenie web stránky na zimný a letný semester	MPO	3.3.2010
Podrobný návrh zmien oproti ZS, plán integrácie	MS	3.3.2010
Plán overenia výsledku, testovanie funkčnosti implementácie zmien	MV	10.3.2010

4.11.4 Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapisuje
10.3.2010	13:30	Softvérové štúdio	MS	MPA
17.3.2010	13:30	Softvérové štúdio	MS	MPA
24.3.2010	13:30	Softvérové štúdio	MS	MPA
31.3.2010	13:30	Softvérové štúdio	MS	MPA

4.12 Zápisnica č.12

Názov projektu: Univerzálny virtuálny verifikačný panel logických obvodov

Vedúci projektu: Ing. Katarína Jelemenská, PhD.

Miesto stretnutia: Zasadačka FIIT STU

Dátum stretnutia: 3.3.2010

Čas stretnutia: 13:30

Prítomní:

- Bc. Dominik Macko -DM
- Bc. Mário Patoprstý -MPA
- Bc. Martin Popelka - MPO
- Bc. Miroslav Siebert -MS
- Bc. Martin Valko -MV

Prítomný hostia: Ing. Katarína Jelemenská, PhD.

Neprítomný:

Zapisovateľ: Bc. Mário Patoprstý

Vedúci stretnutia: Bc. Miroslav Siebert

Téma stretnutia: Skontrolovanie úloh z minulého týždňa a diskusia o implementácii a návrhu riešenia pravdivostnej tabuľky a Karnaughovej mapy

4.12.1 Obsah stretnutia

- Kontrola zadaných úloh
- Diskusia o naimplementovaných funkciách z minulého týždňa a o ich možnom vylepšení
- Stanovenie úloh pre ďalšie pokračovanie implementácie funkcií

4.12.2 Kontrola úloh

Termín zadania	Popis úlohy	Riešiteľ	Termín splnenia	Stav
24.2.2010	Implementácia zmien oproti ZS	DM	3.3.2010	OK
24.2.2010	Doplnenie zistených nedostatkov do dokum	MPA	3.3.3010	OK
24.2.2010	Rozdelenie web stránky na zimný a letný se	MPO	3.3.3010	OK
24.2.2010	Podrobný návrh zmien oproti ZS, plán integ	MS	28.2.2010	OK
24.2.2010	Plán overenia výsledku, testovanie funkčno	MV	10.3.2010	OK

4.12.3 Stanovenie úloh

Popis úlohy	Riešiteľ	Termín
Implementácia zobrazenia pravdivostnej tabuľky	DM	10.3.2010
Implementácia zobrazenia pravdivostnej tabuľky	MPA	10.3.2010
Implementácia zobrazenia Karnaughovej mapy	MPO	10.3.2010
Návrh riešenia zobrazenia pravdivostnej tabuľky a Karnaughovej mapy	MS	6.3.2010
Testovanie zobrazenia pravdivostnej tabuľky a Karnaughovej mapy	MV	17.3.2010

4.12.4 Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapisuje
10.3.2010	13:30	Softvérové štúdio	MS	MPA
17.3.2010	13:30	Softvérové štúdio	MS	MPA
24.3.2010	13:30	Softvérové štúdio	MS	MPA
31.3.2010	13:30	Softvérové štúdio	MS	MPA

4.13 Zápisnica č.13

Názov projektu: Univerzálny virtuálny verifikačný panel logických obvodov

Vedúci projektu: Ing. Katarína Jelemenská, PhD.

Miesto stretnutia: Zasadačka FIIT STU

Dátum stretnutia: 10.3.2010

Čas stretnutia: 13:30

Prítomní:

- Bc. Dominik Macko -DM
- Bc. Mário Patoprstý -MPA
- Bc. Martin Popelka - MPO
- Bc. Miroslav Siebert -MS
- Bc. Martin Valko -MV

Prítomný hostia: Ing. Katarína Jelemenská, PhD.

Neprítomný:

Zapisovateľ: Bc. Mário Patoprstý

Vedúci stretnutia: Bc. Miroslav Siebert

Téma stretnutia: Skontrolovanie úloh z minulého týždňa a diskusia o implementácii a návrhu riešenia preklápacích obvodov a multiplexorov

4.13.1 Obsah stretnutia

- Kontrola zadaných úloh
- Diskusia o naimplementovaných funkciách z minulého týždňa a o ich možnom vylepšení
- Stanovenie úloh pre ďalšie pokračovanie implementácie funkcií

4.13.2 Kontrola úloh

Termín zadania	Popis úlohy	Riešiteľ	Termín splnenia	Stav
3.3.2010	Implementácia zobrazenia pravdivostnej tabuľky	DM	10.3.2010	OK
3.3.2010	Implementácia zobrazenia pravdivostnej tabuľky	MPA	10.3.2010	OK
3.3.2010	Implementácia zobrazenia Karnaughovej mapy	MPO	10.3.2010	OK
3.3.2010	Návrh riešenia zobrazenia pravdivostnej tabuľky	MS	6.3.2010	OK
3.3.2010	Testovanie zobrazenia pravdivostnej tabuľky	MV	17.3.2010	OK

4.13.3 Stanovenie úloh

Popis úlohy	Riešiteľ	Termín
Implementácia multiplexorov	DM	17.3.2010
Implementácia preklápacích obvodov D a T	MPA	17.3.2010
Implementácia preklápacích obvodov SR, JK	MPO	17.3.2010
Návrh riešenia pre preklápacie obvody a multiplexory	MS	13.3.2010
Testovanie funkčnosti preklápacích obvodov a multiplexorov	MV	24.3.2010

4.13.4 Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapisuje
17.3.2010	13:30	Softvérové štúdio	MS	MPA
24.3.2010	13:30	Softvérové štúdio	MS	MPA
31.3.2010	13:30	Softvérové štúdio	MS	MPA
7.4.2010	13:30	Softvérové štúdio	MS	MPA

4.14 Zápisnica č.14

Názov projektu:	Univerzálny virtuálny verifikačný panel logických obvodov
Vedúci projektu:	Ing. Katarína Jelemenská, PhD.
Miesto stretnutia:	Zasadačka FIIT STU
Dátum stretnutia:	17.3.2010
Čas stretnutia:	13:30
Prítomní:	Bc. Dominik Macko -DM Bc. Mário Patoprstý -MPA Bc. Martin Popelka - MPO Bc. Miroslav Siebert -MS Bc. Martin Valko -MV
Prítomný hostia:	Ing. Katarína Jelemenská, PhD.
Neprítomný:	
Zapisovateľ:	Bc. Mário Patoprstý
Vedúci stretnutia:	Bc. Miroslav Siebert
Téma stretnutia:	<u>Skontrolovanie úloh z minulého týždňa a diskusia o implementácii exportu do obrázku a testovaní doposiaľ vytvorených funkcií</u>

4.14.1 Obsah stretnutia

- Kontrola zadaných úloh
- Diskusia o naimplementovaných funkciách z minulého týždňa a o ich možnom vylepšení
- Stanovenie úloh pre ďalšie pokračovanie implementácie funkcií

4.14.2 Kontrola úloh

Termín zadania	Popis úlohy	Riešiteľ	Termín splnenia	Stav
10.3.2010	Implementácia multiplexorov	DM	17.3.2010	OK
10.3.2010	Implementácia preklápacích obvodov D a T	MPA	17.3.2010	OK
10.3.2010	Implementácia preklápacích obvodov SR, J	MPO	17.3.2010	OK
10.3.2010	Návrh riešenia pre preklápacie obvody a m	MS	13.3.2010	OK
10.3.2010	Testovanie funkčnosti preklápacích obvodov	MV	24.3.2010	OK

4.14.3 Stanovenie úloh

Popis úlohy	Riešiteľ	Termín
Implementácia exportu do obrázku	DM	24.3.2010
Dokumentácia k preklápacím obvodom, multiplexorom, exportu do obrázku	MPA	24.3.2010
Testovanie exportu do obrázku, skrývanie nepoužitých členov	MPO	31.3.2010
Návrh riešenia pre export zapojenia do obrázku, skrytie nepoužitých členov	MS	20.3.2010
Implementácia skrývania nepoužitých členov	MV	24.3.2010

4.14.4 Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapísuje
24.3.2010	13:30	Softvérové štúdio	MS	MPA
31.3.2010	13:30	Softvérové štúdio	MS	MPA
7.4.2010	13:30	Softvérové štúdio	MS	MPA
14.4.2010	13:30	Softvérové štúdio	MS	MPA

4.15 Zápisnica č.15

Názov projektu: Univerzálny virtuálny verifikačný panel logických obvodov

Vedúci projektu: Ing. Katarína Jelemenská, PhD.

Miesto stretnutia: Zasadačka FIIT STU

Dátum stretnutia: 24.3.2010

Čas stretnutia: 13:30

Prítomní:

- Bc. Dominik Macko -DM
- Bc. Mário Patoprstý -MPA
- Bc. Martin Popelka - MPO
- Bc. Miroslav Siebert -MS
- Bc. Martin Valko -MV

Prítomný hostia: Ing. Katarína Jelemenská, PhD.

Neprítomný:

Zapisovateľ: Bc. Mário Patoprstý

Vedúci stretnutia: Bc. Miroslav Siebert

Téma stretnutia: Skontrolovanie úloh z minulého týždňa a diskusia o možnej úprave prekresľovania aplikácie a diskusia o grafických návrhoch

4.15.1 Obsah stretnutia

- Kontrola zadaných úloh
- Diskusia o naimplementovaných funkciách z minulého týždňa a o ich možnom vylepšení
- Stanovenie úloh pre ďalšie pokračovanie implementácie funkcií

4.15.2 Kontrola úloh

Termín zadania	Popis úlohy	Riešiteľ	Termín splnenia	Stav
17.3.2010	Implementácia exportu do obrázku	DM	24.3.2010	OK
17.3.2010	Dokumentácia k preklápacím obvodom, m	MPA	24.3.2010	OK
17.3.2010	Testovanie exportu do obrázku, skrývanie r	MPO	31.3.2010	OK
17.3.2010	Návrh riešenia pre export zapojenia do obr	MS	20.3.2010	OK
17.3.2010	Implementácia skrývania nepoužitých člen	MV	24.3.2010	OK

4.15.3 Stanovenie úloh

Popis úlohy	Riešiteľ	Termín
Implementácia nového prekresľovania aplikácie	DM	31.3.2010
Návrh klávesových skratiek	MPA	31.3.2010
Dokončenie grafických návrhov pre implementáciu dizajnov	MPO	31.3.2010
Testovanie nového prekresľovania, Neo setrene vstupy maju log. 1	MS	31.3.2010
Návrh riešenia nového prekresľovania	MV	31.3.2010

4.15.4 Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapisuje
31.3.2010	13:30	Softvérové štúdio	MS	MPA
7.4.2010	13:30	Softvérové štúdio	MS	MPA
14.4.2010	13:30	Softvérové štúdio	MS	MPA
21.4.2010	13:30	Softvérové štúdio	MS	MPA

4.16 Zápisnica č.16

Názov projektu: Univerzálny virtuálny verifikačný panel logických obvodov

Vedúci projektu: Ing. Katarína Jelemenská, PhD.

Miesto stretnutia: Zasadačka FIIT STU

Dátum stretnutia: 31.3.2010

Čas stretnutia: 13:30

Prítomní: Bc. Dominik Macko -DM
 Bc. Mário Patoprstý -MPA
 Bc. Martin Popelka - MPO
 Bc. Miroslav Siebert -MS
 Bc. Martin Valko -MV

Prítomný hostia: Ing. Katarína Jelemenská, PhD.

Nepřítomný:

Zapisovateľ: Bc. Mário Patoprstý

Vedúci stretnutia: Bc. Miroslav Siebert

Téma stretnutia: Skontrolovanie úloh z minulého týždňa a diskusia o najlepšom možnom riešení pre funkcionality exportu do VHDL

4.16.1 Obsah stretnutia

- Kontrola zadaných úloh
- Diskusia o naimplementovaných funkciách z minulého týždňa a o ich možnom vylepšení
- Stanovenie úloh pre ďalšie pokračovanie implementácie funkcií

4.16.2 Kontrola úloh

Termín zadania	Popis úlohy	Riešiteľ	Termín splnenia	Stav
24.3.2010	Implementácia nového prekresľovania apli	DM	31.3.2010	OK
24.3.2010	Návrh klávesových skratiek	MPA	31.3.2010	OK
24.3.2010	Dokončenie grafických návrhov pre implem	MPO	31.3.2010	OK
24.3.2010	Testovanie nového prekresľovania, Neoset	MS	31.3.2010	OK
24.3.2010	Návrh riešenia nového prekresľovania	MV	31.3.2010	OK

4.16.3 Stanovenie úloh

Popis úlohy	Riešiteľ	Termín
Implementácia exportu do VHDL	DM	7.4.2010
Testovanie klávesových skratiek po implementácii	MPA	14.4.2010
Kontrola a testovanie správnosti výstupných VHDL súborov	MPO	7.4.2010
Implementácia klávesových skratiek, Návrh riešenia pre export do VHDL	MS	7.4.2010
Podporné funkcie pre export do VHDL, testovanie exportu do VHDL	MV	7.4.2010

4.16.4 Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapíše
7.4.2010	13:30	Softvérové štúdio	MS	MPA
14.4.2010	13:30	Softvérové štúdio	MS	MPA
21.4.2010	13:30	Softvérové štúdio	MS	MPA

4.17 Zápisnica č.17

Názov projektu: Univerzálny virtuálny verifikačný panel logických obvodov

Vedúci projektu: Ing. Katarína Jelemenská, PhD.

Miesto stretnutia: Zasadačka FIIT STU

Dátum stretnutia: 7.4.2010

Čas stretnutia: 13:30

Prítomní:

- Bc. Dominik Macko -DM
- Bc. Mário Patoprstý -MPA
- Bc. Martin Popelka - MPO
- Bc. Miroslav Siebert -MS
- Bc. Martin Valko -MV

Prítomný hostia: Ing. Katarína Jelemenská, PhD.

Neprítomný:

Zapisovateľ: Bc. Mário Patoprstý

Vedúci stretnutia: Bc. Miroslav Siebert

Téma stretnutia: Skontrolovanie úloh z minulého týždňa a diskusia o dôkladnom testovaní a dokončovaní grafických dizajnov a ich implementácii

4.17.1 Obsah stretnutia

- Kontrola zadaných úloh
- Diskusia o naimplementovaných funkciách z minulého týždňa a o ich možnom vylepšení
- Stanovenie úloh pre ďalšie pokračovanie implementácie funkcií

4.17.2 Kontrola úloh

Termín zadania	Popis úlohy	Riešiteľ	Termín splnenia	Stav
31.3.2010	Implementácia exportu do VHDL	DM	7.4.2010	OK
31.3.2010	Testovanie klávesových skratiek po implem	MPA	14.4.2010	OK
31.3.2010	Kontrola a testovanie správnosti výstupných	MPO	7.4.2010	OK
31.3.2010	Implementácia klávesových skratiek, Návrh	MS	7.4.2010	OK
31.3.2010	Podporné funkcie pre export do VHDL, test	MV	7.4.2010	OK

4.17.3 Stanovenie úloh

Popis úlohy	Riešiteľ	Termín
Implementácia rôznych dizajnov aplikácie	DM	14.4.2010
Dokumentácia klávesových skratiek, nového prekresľovania a rôznych diz	MPA	14.4.2010
Testovanie funkčnosti rôznych dizajnov aplikácie	MPO	21.4.2010
Návrh riešenia pre rôzne dizajny aplikácie	MS	14.4.2010
Implementácia americkej normy súčiastok	MV	14.4.2010

4.17.4 Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapisuje
14.4.2010	13:30	Softvérové štúdio	MS	MPA
21.4.2010	13:30	Softvérové štúdio	MS	MPA
28.4.2010	13:30	Softvérové štúdio	MS	MPA

4.18 Zápisnica č.18

Názov projektu: Univerzálny virtuálny verifikačný panel logických obvodov

Vedúci projektu: Ing. Katarína Jelemenská, PhD.

Miesto stretnutia: Zasadačka FIIT STU

Dátum stretnutia: 14.4.2010

Čas stretnutia: 13:30

Prítomní:

- Bc. Dominik Macko -DM
- Bc. Mário Patoprstý -MPA
- Bc. Martin Popelka - MPO
- Bc. Miroslav Siebert -MS
- Bc. Martin Valko -MV

Prítomný hostia: Ing. Katarína Jelemenská, PhD.

Nepřítomný:

Zapisovateľ: Bc. Mário Patoprstý

Vedúci stretnutia: Bc. Miroslav Siebert

Téma stretnutia: Skontrolovanie úloh z minulého týždňa a diskusia o možných spôsoboch testovania a diskusia o exporte do VHDL modelu

4.18.1 Obsah stretnutia

- Kontrola zadaných úloh
- Diskusia o naimplementovaných funkciách z minulého týždňa a o ich možnom vylepšení
- Stanovenie úloh pre ďalšie pokračovanie implementácie funkcií

4.18.2 Kontrola úloh

Termín zadania	Popis úlohy	Riešiteľ	Termín splnenia	Stav
7.4.2010	Implementácia rôznych dizajnov aplikácie	DM	14.4.2010	OK
7.4.2010	Dokumentácia klávesových skratiek, novéh	MPA	14.4.2010	OK
7.4.2010	Testovanie funkčnosti rôznych dizajnov apli	MPO	21.4.2010	OK
7.4.2010	Návrh riešenia pre rôzne dizajny aplikácie	MS	14.4.2010	OK
7.4.2010	Implementácia americkej normy súčiastok	MV	14.4.2010	OK

4.18.3 Stanovenie úloh

Popis úlohy	Riešiteľ	Termín
Finalizácia celej aplikácie a príprava na odovzdanie	DM	21.4.2010
Finalizácia dokumentácie k produktu	MPA	21.4.2010
Záverečné testovanie kompletnej aplikácie, doplnenie a oprava komentár	MPO	21.4.2010
Finalizácia celej aplikácie a príprava na odovzdanie	MS	21.4.2010
Príprava prezentácie aplikácie	MV	21.4.2010

4.18.4 Plán budúcich stretnutí

Dátum	Čas	Miesto	Vedie	Zapisuje
21.4.2010	13:30	Softvérové štúdio	MS	MPA
28.4.2010	13:30	Softvérové štúdio	MS	MPA
5.5.2010	13:30	Softvérové štúdio	MS	MPA

5. Posudky pre tím č.6

5.1 Posudok k analýze a návrhu

5.1 Cieľ dokumentu

Cieľom tohto dokumentu je vypracovať posudok, ktorý bude obsahovať zhodnotenie formálnej časti dokumentácie riadenia a dokumentácie projektu a zhodnotenie obsahovej časti oboch dokumentov. Predovšetkým zhodnotenie analýzy, špecifikácie a hrubého návrhu tímu č. 6.

Tím č. 6 vypracováva projekt s názvom Univerzálny virtuálny verifikačný panel logických obvodov. Posudok sa bude deliť na tri časti. Prvou časťou je formálna stránka dokumentu, ktorá sa zaoberá posudzovaním gramatiky a štylistiky. Druhou časťou je obsahová stránka, ktorá sa zaoberá posudzovaním jednotlivých kapitol z hľadiska obsahu. A poslednou časťou je zhodnotenie, ktoré bude obsahovať komplexné zhodnotenie pre tím č. 6, ku ktorému sme sa dopracovali.

5.1.2 Formálna stránka dokumentu

Formálna stránka dokumentu bola spracovaná na celkom dobrej úrovni. Avšak aj napriek tomu sme v dokumente postrehli viacero chýb a preklepov, ktoré mali miestami tendenciu meniť význam daného slovného spojenia. Jedným z najväčších nedostatkov dokumentácie projektu je chýbajúce číslovanie strán, ktoré spôsobuje veľmi ťažké orientovanie sa v dokumente podľa obsahu.

Zo štylistického hľadiska sa tam nachádzajú tiež určité nedostatky. Jedným z nich je, že pri novom odseku bolo spravené odsadenie textu prvého riadka od okraja, avšak pri niektorých odsekoch to chýbalo a teda formátovanie textu nie je ucelené. Napríklad hneď v kapitole *1. Úvod* sa nachádza spomenutý nedostatok. Tiež by bolo vhodné ku každej kapitole uviesť aspoň stručný úvod (napr. čo je v danej kapitole obsiahnuté) a nie hneď pokračovať podkapitolou.

Na konci strany 28 sa nachádza nadpis nasledujúcej kapitoly resp. odseku, avšak text sa nachádza až na ďalšej strane. Po správnosti sa nadpis má nachádzať v tomto prípade na začiatku strany 29.

V kapitole *4.1 Výber programovacieho jazyka* sa nadpisy nasledujúcich podkapitol (resp. odsekov) nachádzajú hneď za predchádzajúcim textom, čo zhoršuje prehľadnosť dokumentu. V tomto prípade by bolo vhodné medzi predchádzajúcim textom a nadpisom nechať aspoň jeden riadok voľný.

5.1.3 Obsahová stránka dokumentu

V nasledujúcej časti je zhodnotená obsahová stránka dokumentov podľa vytýčených častí.

5.1.3.1 Úvod

Kapitola *Úvod* by mohla byť dlhšia, s tým, že by obsahovala potrebné podkapitoly a informácie. Bolo by vhodné, aby úvod obsahoval aj kapitoly ako sú:

- Zadanie projektu – je vhodné, aby bolo stále po ruke
- Ciele projektu – treba napísať, čo chce tím dosiahnuť na tomto tímovom projekte
- Použité skratky – zvyšujú prehľadnosť
- Zoznam obrázkov – zvyšujú prehľadnosť
- Zoznam tabuliek – zvyšujú prehľadnosť

5.1.3.2 Analýza

V kapitole 2.4.1 *Log* je toho príliš veľa napísaného k existujúcemu riešeniu Log. Miestami to vyzerá ako skrátená používateľská príručka. Stačí ak by boli opísané základné vlastnosti tohto programu, jeho výhody a nevýhody.

Značná časť obrázkov v kapitole 2.4 *Prehľad existujúcich riešení* je nečitateľná a rozmazaná, napr. obrázok č. 13, 14, 15, 16, 18. Tieto obrázky by bolo vhodné nahradiť novými, lepšie čitateľnejšími. V analýze existujúcich riešení chýba stručný prehľad prác študentov so zameraním na verifikačný panel logických obvodov.

5.1.3.3 Špecifikácia

Bolo by vhodné na konci špecifikácie pridať akúsi prehľadnú tabuľku so špecifikovanými požiadavkami. Funkcionálne požiadavky sú dobre rozpracované, avšak chýba tu aj dôraznejšia pozornosť na nefunkcionálne požiadavky (požiadavky na dizajn, systém). Diagram prípadov použitia obsahuje priveľa objektov a tým porušuje pravidlo 7 ± 2 objektov na jeden obrázok. Vhodnejšie by bolo identifikovať len základné prípady použitia, alebo rozdeliť diagram na viaceré časti.

5.1.3.4 Hrubý návrh riešenia

V dokumente chýba ucelený pohľad, čo tím ide vlastne robiť. V tejto časti dokumentu je uvedené, aké technológie a programovací jazyk sa použije, ale nie je uvedené, na aký výsledok sa to použije. Vhodné by bolo na základe špecifikácie požiadaviek uviesť návrh riešenia, ako tieto požiadavky zabezpečiť. Udivujúce je uvedenie systémových požiadaviek produktu, pričom ten je ešte len v štádiu návrhu, pričom tieto minimálne požiadavky sú zreteľne prehnané.

Čo v návrhu chýba, možno vytušiť zo špecifikovaných požiadaviek. Zdá sa, že tím sa rozhodol vytvoriť simulátor logických obvodov a nie virtuálny verifikačný panel. V zásade však je možné aj simulátor logických obvodov použiť na rovnaký účel, dokonca s rozšírenou funkcionalitou. Preto túto skutočnosť nehodnotíme ako nedostatok, ale zvláštny prístup k riešeniu.

5.1.3.5 Dokumentácia riadenia

Spracovanie je dobré, ale bolo nájdených niekoľko nedostatkov. Číslovanie strán sa nachádza už aj na prvej strane, čo je chyba, pretože prvá strana sa nečísluje. Strany sú číslované nasledovne "A - 2", ale v obsahu sa nachádza už len číslo.

Z formálneho a štylistického hľadiska sa v dokumentácii nachádza ešte jeden nedostatok. Týmto nedostatkom je, že v opise členov tímu je text k členovi Tomášovi Palajovi napísaný v 1. osobe jednotného čísla a text k ostatným členom tímu v 3. osobe jednotného čísla. Nepôsobí to dobrým dojmom a vhodnejšie by bolo, aby aj text k Tomášovi Palajovi bol napísaný v 3. osobe jednotného čísla.

Obsahová stránka dokumentu je v najlepšom poriadku.

5.1.4 Zhodnotenie

Prácu hodnotíme kladne. Tím č. 6 splnil všetky požiadavky zadania. Posudzovaný dokument je vypracovaný na dobrej úrovni s veľmi dobrou obsahovou časťou a menšími nedostatkami po formálnej stránke dokumentu. Dúfame, že vytknuté nedostatky upravia a pomôžu im k skvalitneniu samotného dokumentu aj práce.

5.2 Posudok k prototypu

5.2.1 Cieľ dokumentu

Cieľom tohto dokumentu je vypracovať posudok, ktorý bude obsahovať zhodnotenie funkčnej a vizuálnej stránky prototypu tímu č. 6.

Tím č. 6 vypracováva projekt s názvom Univerzálny virtuálny verifikačný panel logických obvodov. Posudok sa bude deliť na tri časti. Prvou časťou je funkčná stránka dokumentu, ktorá sa zaoberá posudzovaním funkcionality prototypu. Druhou časťou je vizuálna stránka, ktorá sa zaoberá posúdením používateľského prostredia aplikácie. A poslednou časťou je zhodnotenie, ktoré bude obsahovať komplexné zhodnotenie posudzovania prototypu tímu č. 6, ku ktorému sme sa dopracovali.

5.2.2 Posudok

Aplikáciu sme nedostali k dispozícii na otestovanie, takže posudok je napísaný len na základe používateľskej prezentácie tímu č. 6. Preto niektoré časti tohto dokumentu nemusia byť korektné, sú výsledkom dojmov členov nášho tímu.

5.2.1.1 Funkčná stránka prototypu

Ako sme už spomínali pri posudku dokumentácie, tento tím si zvolil zvláštne riešenie problematiky univerzálneho virtuálneho verifikačného panela. Namiesto verifikačného panela sa rozhodli implementovať simulátor logických obvodov, ktorý svojou funkcionalitou nápadne pripomína existujúci simulátor LOG.

V prototypu je možné vytvoriť logický obvod pomocou „drag and drop“ funkcionality. Súčiastky sú dostupné z panela, ktorý je umiestnený v ľavej časti obrazovky. Pri jednotlivom type súčiastky sú k dispozícii súčiastky s rôznym počtom vstupov. Boli dostupné všetky potrebné súčiastky. Zaujímavé bolo implementovanie aj súčiastky multiplexor už v prototypu aplikácie. Avšak tím nám nepredviedol, či je táto súčiastka skutočne prítomná a funkčná, alebo je len zobrazená v súčiastkovom menu.

Zaujímavou chybou programu bolo nedostatočné ošetrovanie chybových stavov. Napríklad prekvapujúce bolo zmiznutie obvodu pri zmene veľkosti plátna, na ktorom bol obvod zobrazený. Tiež máme isté výhrady k vytváraniu prepojení, ktoré nie je veľmi intuitívne, keďže počas prezentácie musel prísť iný člen tímu vytvoriť prepojenie súčiastok. Navrhovali by sme vytváranie prepojení lepšie ošetriť, aby bolo vytvorenie prepojenia jednoduchšie. Z prezentácie prototypu sa tiež zdalo, že prepojenia súčiastok sú zatiaľ priame (od konektora ku konektoru), a teda hrozí prekrývanie ako ciest, tak aj súčiastok, čo by spôsobilo neprehľadné zobrazenie

obvodu.

5.2.2.2 Vizualna stránka prototypu

Po vizualnej stránke bol prototyp dobre spracovaný, používateľské prostredie pôsobilo jednoducho a intuitívne. Vykreslenie súčiastok bolo podľa európskeho štandardu (aspoň predvádzaných súčiastok). Zobrazenie niektorých súčiastok, tiež pripomínalo zobrazenie v programe LOG. Bolo by dobré sa zamyslieť, či inšpirácia programom LOG nie je až príliš nápadná. K dizajnovnej stránke aplikácie nemáme výhrady.

5.2.3 Zhodnotenie

Prototyp považujeme spracovaný na dobrej úrovni a poskytoval zatiaľ postačujúcu funkcionality. Vzhľadom k diskusii počas prezentácie, by sme chceli upozorniť tím č. 6, ktorý chce aplikáciu riešiť ako klient - server, že stojí za zamyslenie, či sa takéto riešenie dostane do používania. Cvičiaci by totiž nemal byť zaťažovaný vytváraním zadaní a ich rozosielením. Tiež ak by už bolo možné rozposielať zadania, tak aby neposielal všetkým študentom rovnaké zadanie, ale aj rôzne.

6. Dotazník

Pre lepšie otestovanie našej finálnej aplikácie sme sa rozhodli vytvoriť dotazník pre študentov predmetu Logické obvody, ktorý môžu vyplniť po otestovaní univerzálneho virtuálneho verifikačného panelu logických obvodov. Vyplnením tohto dotazníku nám veľmi pomôžu odstrániť prípadne nedostatky, pretože táto aplikácia je primárne určená pre študentov predmetu Logických obvodov.

6.1 Dotazník pre študentov Logických obvodov

1. Podarilo sa Vám úspešne zostaviť Vami požadovanú schému logického obvodu v našom programe?

áno nie, prečo: _____

2. Ako hodnotíte jednoduchosť ovládania a rozloženie prvkov aplikácie?

veľmi jednoduché jednoduché ťažkopádne nepoužiteľné, prečo: _____

3. Ako hodnotíte funkčnosť a bezchybnosť aplikácie?

bezchybné s menšími chybičkami s veľkými chybami, ale použiteľné
 nepoužiteľné, prečo: _____

4. Ktorý z dizajnov aplikácie sa Vám páči najviac a mal by byť predvoleným po spustení aplikácie?

čierno-biely (predvolený) bielo-sivý zeleno-čierny americká norma

5. Podarilo sa Vám objaviť chybu pri používaní aplikácie?

nie
 áno (poprosíme podrobný popis): _____

6. Podnetné návrhy na zlepšenie, inšpirácie, nápady: _____

Vyplnené dotazníky študentmi predmetu Logické obvody sú priložené v prílohe A.

Príloha A

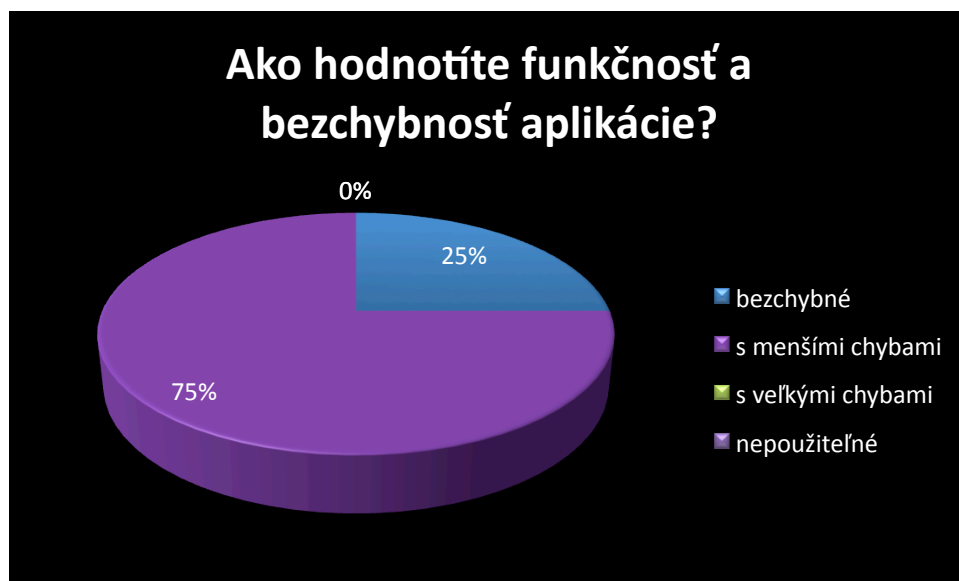
Tu sú priložené všetky dotazníky, ktoré nám študenti predmetu Logické obvody po otestovaní a odskúšaní aplikácie vyplnili. Z týchto dotazníkov sme zhodnotili všetky získané odpovede a celkové výsledky boli vynesené do jednotlivých grafov zobrazených na obrázkoch č. 1 – 5.



Obr. 1 Graf zhodnotenia úspešnosti zostavenie schémy



Obr. 2 Graf zhodnotenia jednoduchosti ovládania

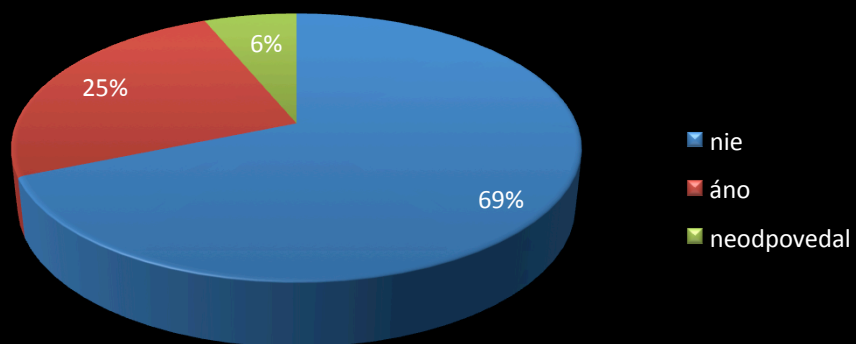


Obr. 3 Graf zhodnotenia funkčnosti a bezchybnosti aplikácie



Obr. 4 Graf zhodnotenia najlepšieho dizajnu

Podarilo sa Vám objaviť chybu?



Obr. 5 Graf zhodnotenia chybovosti aplikácie