
Prítomní:	Martin Hyben (zapisovateľ)	Dátum a čas konania:	2.4.2012
	Tomáš Jančiga	Miesto konania:	D124
	Martin Kardoš	Trvanie:	60 minút
	Ľubomír Maron	Vedúca tímu:	Ing. Katarína Jelemenská
	Zsolt Süll		

Téma stretnutia

Vyhodnotenie úloh z predchádzajúceho stretnutia, identifikácia ďalších úloh, diskusia.

Vyhodnotenie úloh z predchádzajúceho stretnutia

Číslo úlohy	Popis úlohy	Pridelenie	Stav	Termín splnenia
16.1	Identifikované úlohy 1, 3, 4, 5, 6	Ľubomír Maron	čiastočne splnená	20.4.2012
16.2	Implementovanie generátora testbenchu pre VHDL	Martin Kardoš	Splnená	2.4.2012
16.3	Implementovanie generátora testbenchu pre Verilog	Zsolt Süll	Splnená	2.4.2012
16.4	Integrácia upravenej SystemC knižnice do hlavného projektu.	Tomáš Jančiga	čiastočne splnená	2.4.2012
16.5	Dokončenie algoritmu pre vytváranie prepojení medzi portami modulov (signály).	Martin Hyben	čiastočne splnená	2.4.2012

Opis stretnutia

Body stretnutia :

- Vyhodnotenie úloh z predchádzajúceho stretnutia
- Diskusia o ďalších úlohách.
- Vytvorenie zoznamu úloh.

- Diskusia o postupe pri implementácii jednotlivých úloh.

Úlohy na ďalšie stretnutie

Číslo úlohy	Popis úlohy	Pridelenie	Termín splnenia
17.1	Dolaďovanie implementácie vizualizačnej časti	Ľubomír Maron	20.4.2012
17.2	Doladenie generátora testbench pre VHDL, implementácia parsera VCD súborov generovaných z VHDL	Martin Kardoš	12.4.2012
17.3	Vizualizácia simulácie, extrakcia dát z VCD	Zsolt Süll	12.4.2012
17.4	Integrácia upravenej SystemC knižnice do hlavného projektu	Tomáš Jančiga	12.4.2012
17.5	Dokončenie algoritmu pre rozmiestnenie modulov a signálov a jeho zdokumentovanie	Martin Hyben	12.4.2012

Spracoval: Martin Hyben

Overila: Ing. Katarína Jelemenská